

CFG841 Saklayıcısı

ADUC841 mimarisinde yer alan çeşitli çevre birimlerinin ayarının yapıldığı CFG841 SFR'si **bit adreslenemez**. Reset sonrası başlangıç değeri 10h'dir.

CFG841:	EXSP	PWPO	DBUF	EPM2	EPM1	EPM0	MSPI	XRAMEN
---------	------	------	------	------	------	------	------	--------

Bit	İsim	Açıklama																													
7	EXSP	Setlendiğinde genişletilmiş SP yapısı (11-bit) aktif olur. Temizlendiğinde ise standart SP yapısı (8-bit) seçilmiş olur.																													
6	PWPO	Setlendiğinde P3.4 ve P3.3 pinleri PWM çıkışı olarak atanır. Temizlendiğinde ise P2.6 ve P2.7 PWM çıkışları olarak atanır.																													
5	DBUF	Setlendiğinde dahili DAC çıkış tamponları by-pass edilir. Temizlendiğinde ise DAC çıkış tamponları aktif duruma geçer.																													
4	EPM2	EPM2, EPM1 ve EPM0 bitleri aşağıdaki tabloya göre PWM saat frekansı için bölme faktörünü belirler.																													
3	EPM1																														
2	EPM0																														
			<table border="1"><thead><tr><th>EPM2</th><th>EPM1</th><th>EPM0</th><th>Bölme Faktörü</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>0</td><td>32</td></tr><tr><td>0</td><td>0</td><td>1</td><td>64</td></tr><tr><td>0</td><td>1</td><td>0</td><td>128</td></tr><tr><td>0</td><td>1</td><td>1</td><td>256</td></tr><tr><td>1</td><td>0</td><td>0</td><td>512</td></tr><tr><td>1</td><td>0</td><td>1</td><td>1024</td></tr></tbody></table>	EPM2	EPM1	EPM0	Bölme Faktörü	0	0	0	32	0	0	1	64	0	1	0	128	0	1	1	256	1	0	0	512	1	0	1	1024
EPM2	EPM1		EPM0	Bölme Faktörü																											
0	0		0	32																											
0	0	1	64																												
0	1	0	128																												
0	1	1	256																												
1	0	0	512																												
1	0	1	1024																												
1	MSPI	Setlendiğinde SPI haberleşme biriminin MISO, MOSI ve SCLOCK fonksiyonlarını sırasıyla P3.3, P3.4 ve P3.5 pinlerine atanır.																													
0	XRAMEN	Setlendiğinde dahili XRAM kullanıma açılır ve harici veri hafıza adres alanının alt 2-kByte 'lık kısmına yerleştirilir. Temizlendiğinde ise dahili XRAM kullanıma kapalıdır.																													

ADCCON1 Saklayıcısı

Çevrim ve data yakalama sürelerinin ayarlandığı, çevrime başlama modunun seçildiği ve ADC'nin on/off yapıldığı kontrol SFR'sidir. ADCCON1 SFR'si **bit adreslenemez**.

ADCCON1:	MD1	EXT_REF	CK1	CK0	AQ1	AQ0	T2C	EXC
----------	-----	---------	-----	-----	-----	-----	-----	-----

Bit	İsim	Açıklama																
7	MD1	Setlendiğinde ADC enerjilendirilir, kullanıma hazır hale gelir (Power On). Temizlendiğinde ise ADC beslemesi kapatılır (Power Off).																
6	EXT_REF	Setlendiğinde ADC için harici referans kaynağı seçilir. Bu durumda işlemcinin ilgili pinine (Cref) harici bir referans kaynağı bağlanmalıdır. Temizlendiğinde dahili referans kaynağı seçilir																
5	CK1	ADC'nin çalışma frekansı, f_{ADC} , mikrokontrolöre bağlı olan harici kristal frekansının (f_{osc}) CK0 ve CK1 bitleri ile belirlenen katsayıya (MCLK) bölünmesi ile ($f_{ADC} = f_{osc} / MCLK$) elde edilir. Bölme katsayısı $400kHz < f_{ADC} < 8.38 MHz$ şartı sağlanacak şekilde aşağıdaki tabloya göre belirlenir.																
4	CK0		<table border="1"><thead><tr><th>CK1</th><th>CK0</th><th>MCLK</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>32</td></tr><tr><td>0</td><td>1</td><td>4</td></tr><tr><td>1</td><td>0</td><td>8</td></tr><tr><td>1</td><td>1</td><td>2</td></tr></tbody></table>	CK1	CK0	MCLK	0	0	32	0	1	4	1	0	8	1	1	2
CK1	CK0		MCLK															
0	0		32															
0	1	4																
1	0	8																
1	1	2																
3	AQ1	AQ1 ve AQ0 bitleri kullanılarak izleyici ve tutucunun (T/H) giriş işaretini yakalaması için kaç adet ADC saat darbesi kullanılacağı aşağıdaki tabloya göre belirlenir. Üretici firma 3 veya 4 saat darbesinin kullanılmasını önermektedir.																
2	AQ0		<table border="1"><thead><tr><th>AQ1</th><th>AQ0</th><th>ADC Clk Sayısı</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>2</td></tr><tr><td>1</td><td>0</td><td>3</td></tr><tr><td>1</td><td>1</td><td>4</td></tr></tbody></table>	AQ1	AQ0	ADC Clk Sayısı	0	0	1	0	1	2	1	0	3	1	1	4
AQ1	AQ0		ADC Clk Sayısı															
0	0		1															
0	1	2																
1	0	3																
1	1	4																
1	T2C	Setlendiğinde ADC'nin çevrime başlaması Zamanlayıcı/Sayıcı-2'nin taşma biti (TF2) ile kontrol edilir.Zamanlayıcı/Sayıcı-2 taşıdığında TF2 donanım tarafından otomatik olarak setlenir ve ADC çevrime başlar. Çevrim bittiğinde TF2 yazılımla temizlenmelidir.Daha detaylı bilgi için T2CON saklayıcısını inceleyiniz.																
0	EXC	Setlendiğinde ADC'nin çevrime başlaması P3.5 (CONVST) pininden gelen sinyal ile kontrol edilir. P3.5 pininden gelen sinyalin ADC çevrimini başlatabilmesi için minimum 100ns Lojik 0 mertebesinde kalmalıdır.																

ADCCON2 Saklayıcısı

Analog giriş kanalının ve çevrim modununun seçildiği ADCCON2 SFR'si **bit adreslenebilir**.

ADCCON2:

ADCI	DMA	CCONV	SCONV	CS3	CS2	CS1	CS0
------	-----	-------	-------	-----	-----	-----	-----

Bit	İsim	Açıklama																																													
7	ADCI	ADC kesme bayrağıdır. Çevrim tamamlandığında donanım tarafından otomatik olarak setlenir. Program ADC kesme vektörüne (ORG 0033H) dallandığında yine donanım tarafından temizlenir. Kesme alt programı kullanılmadığı durumlarda ise yazılım tarafından temizlenmelidir.																																													
6	DMA	DMA (Direct Memory Access = Doğrudan Hafızaya Erişim) ADC nin bu özelliği deneylerde kullanılmayacağından DMA = 0 yapılacaktır.																																													
5	CCONV	CCONV =1 yapıldığı anda ADC sürekli çevrim modunda çalışmaya başlar. Bir çevrim tamamlandığında otomatik olarak yeni bir çevrim başlar.																																													
4	SCONV	SCONV = 1 yapıldığı anda ADC tek bir çevrim yapar ve durur. Çevrim tamamlandığında donanım tarafından SCONV=0'a çekilir. Yeni bir çevrim için tekrar SCONV = 1 yapılmalıdır.																																													
3	CS3	<table border="1"><thead><tr><th>CS3</th><th>CS2</th><th>CS1</th><th>CS0</th><th>Analog Giriş Kanalı</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>Adc0</td></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>Adc1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>Adc2</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>Adc3</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>Adc4</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>Adc5</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>Adc6</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td><td>Adc7</td></tr></tbody></table>	CS3	CS2	CS1	CS0	Analog Giriş Kanalı	0	0	0	0	Adc0	0	0	0	1	Adc1	0	0	1	0	Adc2	0	0	1	1	Adc3	0	1	0	0	Adc4	0	1	0	1	Adc5	0	1	1	0	Adc6	0	1	1	1	Adc7
CS3	CS2		CS1	CS0	Analog Giriş Kanalı																																										
0	0		0	0	Adc0																																										
0	0		0	1	Adc1																																										
0	0		1	0	Adc2																																										
0	0		1	1	Adc3																																										
0	1		0	0	Adc4																																										
0	1		0	1	Adc5																																										
0	1	1	0	Adc6																																											
0	1	1	1	Adc7																																											
2	CS2																																														
1	CS1																																														
0	CS0																																														

ADCCON3 Saklayıcısı

ADC'nin kalibrasyon ayarlarının yapıldığı ADCCON3 SFR'si **bit adreslenemez**.

ADCCON3:

BUSY	RSVD	AVGS1	AVGS0	RSVD	RSVD	TYPICAL	SCAL
------	------	-------	-------	------	------	---------	------

Bit	İsim	Açıklama
7	BUSY	BUSY bitinin içeriği okunabilir fakat yazılımla değiştirilemez (Read Only). BUSY biti ADC çevrimi devam ederken veya ADC nin kalibrasyonu yapılırken donanım tarafından setlenir. Çevrim veya kalibrasyon bittiğinde yine donanım tarafından temizlenir.
6	RSVD	Bu bit donanım gereği daima 0 olmalıdır
5	AVGS1	ADC'nin kalibrasyonu ile ilgilidir. Deneylerde kullanılmayacağı için burada açıklanmamıştır
4	AVGS0	ADC'nin kalibrasyonu ile ilgilidir. Deneylerde kullanılmayacağı için burada açıklanmamıştır
3	RSVD	Bu bit donanım gereği daima 0 olmalıdır
2	RSVD	Bu bit kalibrasyon süresince daima 1 olmalıdır
1	TYPICAL	ADC'nin kalibrasyonu ile ilgilidir. Deneylerde kullanılmayacağı için burada açıklanmamıştır
0	SCAL	ADC'nin kalibrasyonu ile ilgilidir. Deneylerde kullanılmayacağı için burada açıklanmamıştır

DACCON Saklayıcısı

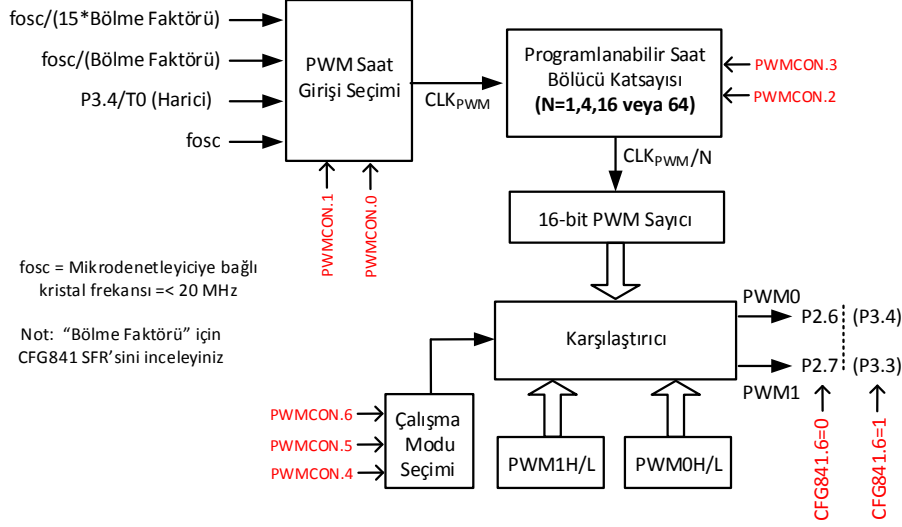
Aduc841 mimarisinde bulunan her iki DAC modülünün (DAC0 ve DAC1) çalışma ayarlarının yapıldığı DACCON SFR'si **bit adreslenemez**.

DACCON:

MODE	RNG1	RNG0	CLR1	CLR0	SYNC	PD1	PD0
------	------	------	------	------	------	-----	-----

Bit	İsim	Açıklama
7	MODE	Setlendiğinde her iki DAC 8-bit modda, temizlendiğinde ise her iki DAC 12-bit modda çalışır
6	RNG1	Setlendiğinde DAC1 için çıkış gerilim aralığı 0 V – AVDD, temizlendiğinde ise 0V- Vref (2.5V) olarak seçilir. RNG=0 durumunda DAC'ın doğru çalışabilmesi için donanım gereği ADC'de aktif yapılmalıdır, (Power-On).
5	RNG0	DAC0 için çıkış gerilim aralığı seçme bitidir. Çalışması RNG1 ile aynıdır.

4	CLR1	Setlendiğinde DAC1 çıkışı DAC1H/L tutulan sayısal veriye karşılık gelen analog değere sahip olur. Temizlendiğinde ise DAC1 çıkışı 0V'a çekilir.
3	CLRO	DAC0 çıkış silme bitidir. Çalışması CLR1 ile aynıdır.
2	SYNC	DAC0 ve DAC1 senkron-asenkron çalışma modu seçme biti. Setlendiğinde, DACi (i=0,1) kaydedicisine veri yazıldığı anda DACi çıkışı güncellenir. Temizlendiğinde ise, her iki DAC senkron çalışma moduna girer. Bu modda, öncelikle DACiL/H kaydedicilerine veri aktarılır; daha sonra da SYNC biti lojik '1' yapılarak her iki DAC çıkışı aynı anda güncellenmiş olur.
1	PD1	Setlendiğinde DAC1 aktif olur (Power-On). Temizlendiğinde DAC1 pasif duruma geçer.
0	PD0	DAC0 için aktif/pasif seçme bitidir. Çalışması PD1 ile aynıdır.



PWMCON Saklayıcısı

PWM biriminin çalışma ayarlarının yapıldığı PWMCON SFR'si **bit adreslenemez**.

PWMCON:	SNGL	MD2	MD1	MD0	CDIV1	CDIV0	CSEL1	CSEL0
---------	------	-----	-----	-----	-------	-------	-------	-------

Bit	İsim	Açıklama
7	SNGL	Setlendiğinde tek çıkışlı PWM işareti üretilir. P2.6 (veya P3.4) genel amaçlı kullanıma bırakılır. Çift çıkışlı çalışma modları için SNGL = 0 yapılmalıdır.
6	MD2	MD 0, MD 1 ve MD 2 bitleri aşağıdaki tabloya göre PWM çalışma modunu belirler.
5	MD1	
4	MD0	
3	CDIV1	CDIV1 ve CDIV0 bitleri aşağıdaki tabloya göre PWM Saat darbeleri bölücü katsayısını belirler.
2	CDIV0	

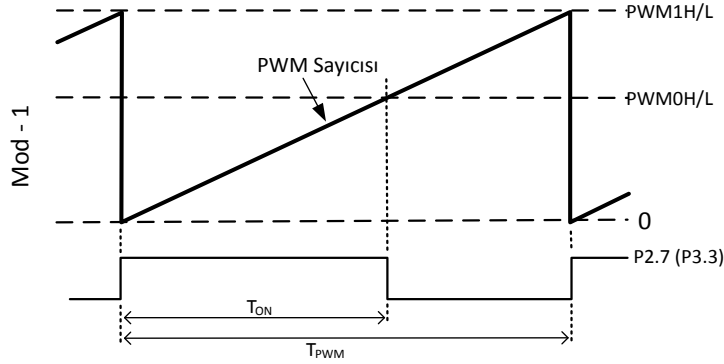
MD2	MD1	MD0	Çalışma Modu
0	0	0	Mod 0 : PWM Kapalı
0	0	1	Mod 1: P2.7 (veya P3.3) pininden tek çıkışlı PWM
0	1	0	Mod 2: Çift çıkışlı (twin) 8-bit PWM
0	1	1	Mod 3: Çift çıkışlı (twin) 16-bit PWM
1	0	0	Mod 4: Çift NRZ 16-bit Σ/Δ DAC
1	0	1	Mod 5: Çift çıkışlı (dual) 8-bit PWM
1	1	0	Mod 6: Çift RZ 16-bit Σ/Δ DAC
1	1	1	Rezerve

CDIV1	CDIV0	Bölücü Katsayısı, N
0	0	1
0	1	4
1	0	16
1	1	64

1	CSEL1	CSEL1 ve CSEL0 bitleri aracılığıyla aşağıdaki tabloya göre PWM Saat kaynağı seçilir. Not: Bölme Faktörü CFG841 SFR'sinden belirlenir.															
		<table border="1"> <thead> <tr> <th>CSEL1</th> <th>CSEL0</th> <th>PWM giriş saati, CLK_{PWM}</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>$f_{osc}/(15 \cdot \text{Bölme Faktörü})$</td> </tr> <tr> <td>0</td> <td>1</td> <td>$f_{osc}/\text{Bölme Faktörü}$</td> </tr> <tr> <td>1</td> <td>0</td> <td>Harici giriş, P3.4</td> </tr> <tr> <td>1</td> <td>1</td> <td>f_{osc}</td> </tr> </tbody> </table>	CSEL1	CSEL0	PWM giriş saati, CLK _{PWM}	0	0	$f_{osc}/(15 \cdot \text{Bölme Faktörü})$	0	1	$f_{osc}/\text{Bölme Faktörü}$	1	0	Harici giriş, P3.4	1	1	f_{osc}
CSEL1	CSEL0	PWM giriş saati, CLK _{PWM}															
0	0	$f_{osc}/(15 \cdot \text{Bölme Faktörü})$															
0	1	$f_{osc}/\text{Bölme Faktörü}$															
1	0	Harici giriş, P3.4															
1	1	f_{osc}															
0	CSEL0																

NOT: PWM'in 16-bit'lik çalışma modlarında (Mod 1,3,4 ve 6) ilk önce PWM0L ve PWM1L SFR'lerine ardından PWM0H ve PWM1H SFR'lerine değer yazılmalıdır. PWM0H/L ve PWM1H/L SFR'lerine yazılan yeni değer devam etmekte olan PWM periyodu tamamlandıktan sonra dikkate alınır.

Mod 1: Bu çalışma modunda hem darbe genişlik süresi (T_{ON}) hem de PWM çözünürlüğü yazılımla ayarlanabilir. Maksimum PWM çözünürlüğü 16-bit'dir.



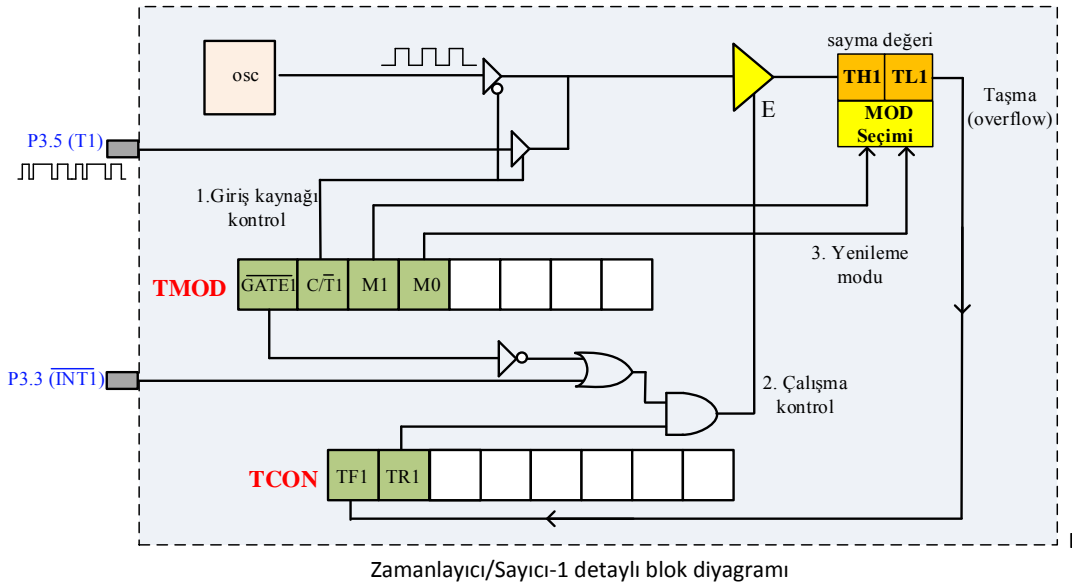
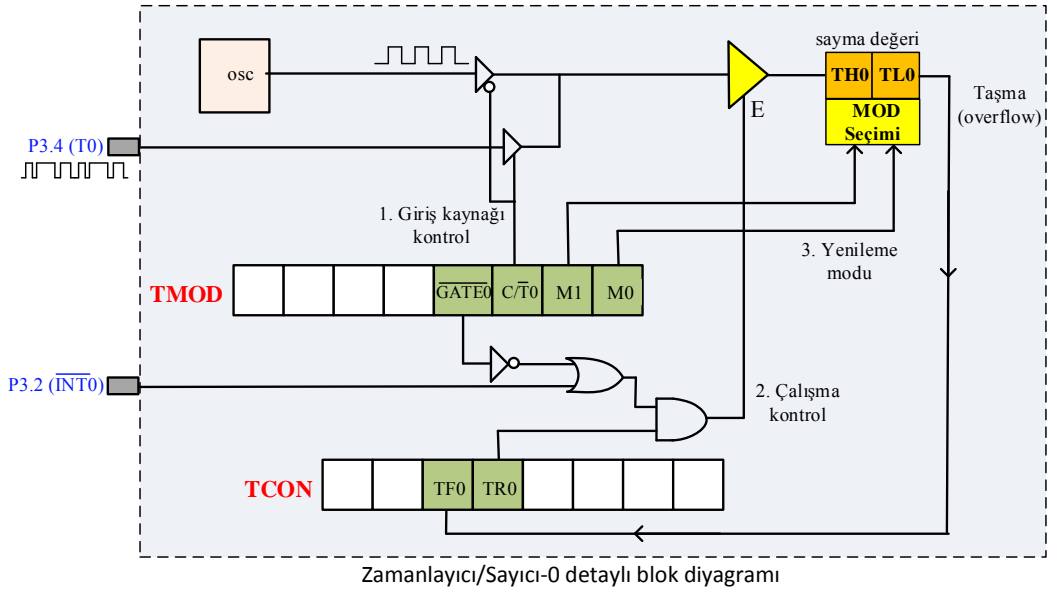
SCON Saklayıcısı

UART biriminin çalışma ayarlarının yapıldığı SCON SFR'si **bit adreslenebilir**.

SCON:	SM0	SM1	SM2	REN	TB8	RB8	TI	RI
-------	-----	-----	-----	-----	-----	-----	----	----

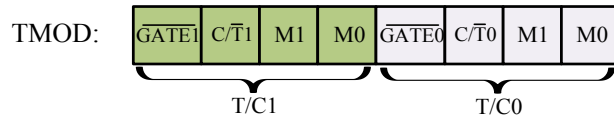
Bit	İsim	Açıklama															
7	SM0	SM1 ve SM0 bitleri aşağıdaki tabloya göre seri haberleşme modunu belirler.															
		<table border="1"> <thead> <tr> <th>SM0</th> <th>SM1</th> <th>Çalışma modu</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Mod-0 : Kaymalı Kaydedici, baud-rate sabit: $f_{osc}/12$</td> </tr> <tr> <td>0</td> <td>1</td> <td>Mod-1: 8-bit UART, baud-rate TH1 ile ayarlanabilir</td> </tr> <tr> <td>1</td> <td>0</td> <td>Mod-2: 9-bit UART, baud-rate sabit: $f_{osc}/32$ veya $f_{osc}/16$</td> </tr> <tr> <td>1</td> <td>1</td> <td>Mod-3: 9-bit UART, baud-rate TH1 ile ayarlanabilir</td> </tr> </tbody> </table>	SM0	SM1	Çalışma modu	0	0	Mod-0 : Kaymalı Kaydedici, baud-rate sabit: $f_{osc}/12$	0	1	Mod-1: 8-bit UART, baud-rate TH1 ile ayarlanabilir	1	0	Mod-2: 9-bit UART, baud-rate sabit: $f_{osc}/32$ veya $f_{osc}/16$	1	1	Mod-3: 9-bit UART, baud-rate TH1 ile ayarlanabilir
SM0	SM1	Çalışma modu															
0	0	Mod-0 : Kaymalı Kaydedici, baud-rate sabit: $f_{osc}/12$															
0	1	Mod-1: 8-bit UART, baud-rate TH1 ile ayarlanabilir															
1	0	Mod-2: 9-bit UART, baud-rate sabit: $f_{osc}/32$ veya $f_{osc}/16$															
1	1	Mod-3: 9-bit UART, baud-rate TH1 ile ayarlanabilir															
6	SM1																
5	SM2	Setlendiğinde çok işlemcili haberleşme (Mod-2 ve Mod-3) yetkilendirilmiş olur. Mod-0 kullanılırken SM2=0 yapılmalıdır. Mod-1'de SM2 setlenir ise geçerli bir STOP biti alınana kadar RI biti setlenmez, SM2=0 yapılır ise veri Byte'ı alınır alınmaz RI donanım tarafından setlenir.															
4	REN	Setlendiğinde seri kanaldan veri alma işlemi yetkilendirilmiş olur. Temizlendiğinde seri veri alma işlemi durur.															
3	TB8	2. ve 3. Modda (çok işlemcili haberleşme) iletilen verinin 9. Bitidir.															
2	RB8	2. ve 3. Modda (çok işlemcili haberleşme) alınan verinin 9. Bitidir. Mod-1'de stop biti RB8'e atanır.															
1	TI	Seri veri gönderme işlemi tamamlandığında donanım tarafından setlenir. Yeni veri göndermeden önce yazılımla temizlenmesi gerekir.															
0	RI	Seri veri alma işlemi tamamlandığında donanım tarafından setlenir. SBUF tan veri okunduktan sonra yeni veri alma işlemi için yazılımla temizlenmesi gerekir.															

$$\text{BaudRate} = \frac{2^{SMOD}}{32} \times \frac{f_{osc}}{[256 - TH1]} \text{ bps}$$



TMOD Saklayıcısı

Zamanlayıcı/Sayıcıların çalışma ayarlarının yapıldığı kontrol bitlerini içerir. Aşağıda gösterildiği gibi düşük 4-bit'i T/C-0 için yüksek 4-bit'i ise T/C-1 için kullanılan kontrol bitleridir. TMOD SFR'si **bit adreslenemez**.



Bit	İsim	Açıklama
7	$\overline{GATE1}$	T/C-1 için kapı kontrolü. $\overline{GATE1}=0$ iken, TR1 =1 yapılması ile T/C-1 aktif olur. $\overline{GATE1}=1$ yapılması durumunda, T/C-1 'in aktif olabilmesi için TR1=1 yapılmalı ve P3.3(INT1) pini lojik '1' seviyesinde olmalıdır.
6	$C/\overline{T1}$	T/C-1 için giriş kaynağını (zamanlayıcı/sayıcı ?) seçme biti. $C/\overline{T1} =0$ Zamanlayıcı, $C/\overline{T1} =1$ Sayıcı
5	M1	T/C-1 için üstte verilen tabloya uygun olarak çalışma modunu seçme bitleridir.
4	M0	

3	$\overline{GATE0}$	T/C-0 için kapı kontrolü. T/C-0 için $\overline{GATE1}$ ile aynı işleve sahiptir. T/C-0 için harici start/stop işareti P3.2(INT0) pininden gelmektedir.
2	$C/\overline{T0}$	T/C-0 için giriş kaynağını (zamanlayıcı/sayıcı ?) seçme biti. $C/\overline{T0} = 0$ Zamanlayıcı, $C/\overline{T0} = 1$ sayıcı
1	M1	T/C-0 için üstte verilen tabloya uygun olarak çalışma modunu seçme bitleridir.
0	M0	

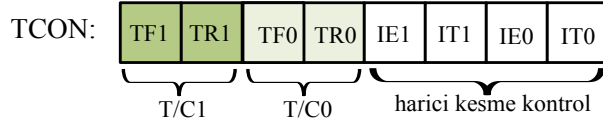
Çalışma modunun belirlenmesi:

T/C-0 ve T/C-1 TMOD saklayıcısının M0 ve M1 bitleri ile belirlenen 4 farklı çalışma moduna sahiptir.

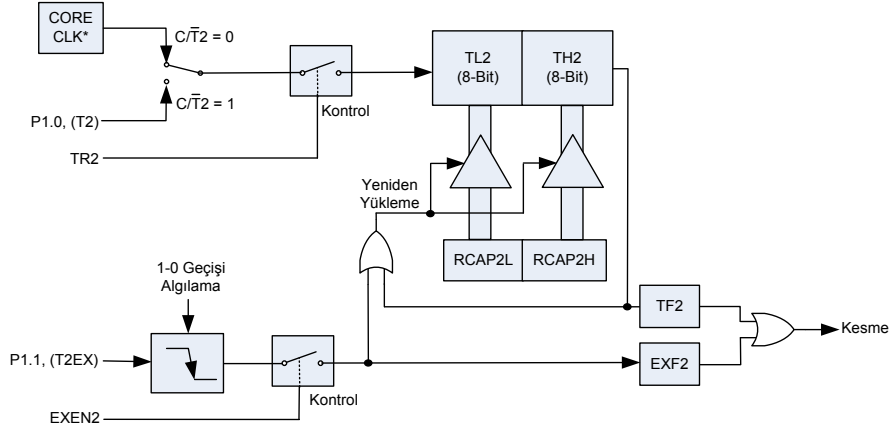
M1	M0	Mod	Açıklama
0	0	0	13-bit zamanlayıcı/sayıcı modu.
0	1	1	16-bit zamanlayıcı/sayıcı modu.
1	0	2	8-bit otomatik yüklemeli zamanlayıcı/sayıcı modu.
1	1	3	Bağımsız çalışma modu. T/C-1 bu çalışma modunda durdurulur, son sayma değeri TH1 ve TL1 saklayıcılarında tutulmaya devam eder. T/C-0 ise 2-adet bağımsız 8-bit'lik zamanlayıcı veya 1-adet 8-bit'lik zamanlayıcı ve 1-adet 8-bit'lik sayıcı olarak çalışır. TL0, T/C-0 kontrol bitleri ile kontrol edilen ve taşma durumunda TF0 bayrağını setleyen 8-bit'lik zamanlayıcı veya sayıcı olarak kullanılabilir. TH0 ise T/C-1 kontrol bitleri ile kontrol edilen ve taşma durumunda TF1 bayrağını setleyen 8-bit'lik zamanlayıcı olarak kullanılabilir.

TCON Saklayıcısı

TCON SFR'sinin yüksek 4-bit'i zamanlayıcı/sayıcılarla, düşük 4-bit'i ise harici kesme kaynakları ile ilgilidir. TCON saklayıcısı **bit adreslenebilir**.



Bit	İsim	Açıklama
7	TF1	T/C-1 taşma bayrağı. T/C-1 taşması durumunda donanım tarafından otomatik olarak setlenir. Kesme yapısı kullanılması durumunda program ilgili kesme hizmet altprogramına (Interrupt Service Routine, ISR) dallandığında yine donanım tarafından temizlenir. Kesme yapısı kullanılmadığında ise taşma sonrasında yazılımla temizlenmelidir.
6	TR1	T/C-1 çalıştırma biti. TR1 = 0 durumunda T/C-1 pasiftir. TR1 = 1 durumunda ise T/C-1'in aktif olması $\overline{GATE1}$ bitinin veya P3.3(INT1) pininin durumuna bağlıdır. Yukarıda verilen blok diyagramlarını ve açıklamaları inceleyiniz.
5	TF0	T/C-0 taşma bayrağı. T/C-0 için TF1 ile aynı işleve sahiptir.
4	TR0	T/C-0 çalıştırma biti. T/C-0 için TR1 ile aynı işleve sahiptir.
3	IE1	Harici kesme1 oluştuğunda donanım tarafından setlenir. İlgili ISR'den dönüş komutu (RETI) koşturulduğunda donanım tarafından temizlenir.
2	IT1	Harici kesme1 (INT1) için kesme algılama kontrol bitidir. Harici kesme1 girişi P3.3 pinidir. IT1=1 yapıldığında P3.3 pininden gelen işaretin düşen kenarında (1-0 geçişinde) kesme oluşur. IT1=0 yapıldığında P3.3 pininden gelen işaretin Lojik 0 olması durumunda kesme üretilir. Bu durumda giriş işareti Lojik 0 olduğu sürece sürekli kesme üretilir.
1	IE0	Harici kesme0 oluştuğunda donanım tarafından setlenir. ISR'den dönüş komutu (RETI) koşturulduğunda donanım tarafından temizlenir.
0	IT0	Harici kesme0 (INT0) için kesme algılama kontrol bitidir. İşlevi IT1 ile aynıdır. Harici kesme0 girişi P3.2 pinidir.



T2CON Saklayıcısı

Zamanlayıcı/Sayıcı-2'nin çalışma ayarlarının yapıldığı T2CON SFR'si **bit adreslenebilir**.

T2CON:	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	CNT2	CAP2
--------	-----	------	------	------	-------	-----	------	------

Bit	İsim	Açıklama
7	TF2	Timer 2 taşma bayrağı; Timer2 taşıdığı donanım tarafından setlenir. Yazılım tarafından temizlenir. RCLK=1 veya TCLK=1 olduğu durumlarda setlenmez.
6	EXF2	EXEN2 =1 iken yakalama (Capture) veya yeniden yükleme (Reload) olaylarından biri gerçekleştiğinde T2EX (P1.1)'den gelen sinyalin düşen kenarında ($\overline{\text{L}}$) donanım tarafından setlenir. Yazılımla temizlenir.
5	RCLK	RCLK (Receive Clock Enable Bit) Yazılım tarafından setlendiğinde seri portun Mode1 ve Mode3 çalışmalarında seri kanaldan veri almak için gerekli saat darbeleri Timer2 nin taşma biti tarafından sağlanır. Temizlendiğinde bu işlem için Timer1 in taşma biti kullanılır.
4	TCLK	TCLK (Transmit Clock Enable) Seri kanaldan veri gönderme için RCLK ile aynı şekilde kullanılır.
3	EXEN2	EXEN2 Timer2 seri kanal için saat üretici olarak kullanılmadığı durumlarda, yazılım tarafından EXEN=1 yapılarak T2EX (P1.1) pininden gelen sinyalin düşen kenarında ($\overline{\text{L}}$) yakalama veya yeniden yükleme olayının gerçekleşmesi sağlanır.
2	TR2	TR2 Setlendiğinde Timer2 çalışmaya başlar, temizlendiğinde Timer2 durur.
1	CNT2	CNT2 setlendiğinde T2 pininden gelen harici sinyalleri saymak için Sayıcı olarak ayarlanır. Temizlendiğinde ise Zamanlayıcı olarak kullanılır.
0	CAP2	CAP2 Setlendiğinde (eğer aynı anda EXEN2=1 ise) T2EX (P1.1) 'den gelen sinyalin düşen kenarında ($\overline{\text{L}}$) yakalama işlemi olur.

Zamanlayıcı/Sayıcı2'nin T2CON saklayıcısı tarafından belirlenen 3 çalışma modu aşağıda verilmiştir.

RCLK (veya) TCLK	CAP2	TR2	Çalışma Modu
0	0	1	16-Bit yeniden yükleme
0	1	1	16-Bit yakalama
1	X	1	Seri haberleşme için Baud-Rate üretici
X	X	0	Timer 2 Çalışmaz

Kesme Kaynağı	Doğal Öncelik	Açıklama
PSMI	1 (En yüksek)	Besleme kaynağı izleme kesmesi
WDS	2	Watchdog Zamanlayıcı kesmesi
IE0	3	Harici kesme 0
ADCI	4	ADC kesmesi
TF0	5	T/C 0 kesmesi
IE1	6	Harici kesme 1
TF1	7	T/C 1 kesmesi
ISPI/I2CI	8	SPI/I2C kesmesi
RI + TI	9	Seri haberleşme kesmesi
TF2 + EXF2	10	T/C 2 kesmesi
TII	11 (En düşük)	TIC Sayıcı kesmesi

Aduc841 mikrodenetleyicisi için kesme vektör adresleri

Kesme Kaynağı	Vektör Adresi
IE0	0003H
TF0	000BH
IE1	0013H
TF1	001BH
RI + TI	0023H
TF2 + EXF2	002BH
ADCI	0033H
ISPI/I2CI	003BH
PSMI	0043H
TII	0053H
WDS	005BH

IE: EA EADC ET2 ES ET1 EX1 ET0 EX0

Bit	İsim	Açıklama
7	EA	EA=1 tüm kesmeler aktif, EA=0 ise tüm kesmeler pasif.
6	EADC	EADC = 1/0 ADC kesmesi aktif/pasif.
5	ET2	ET2 = 1/0 zamanlayıcı/sayıcı-1 kesmesi aktif/pasif.
4	ES	ES = 1/0 seri veri alma/gönderme kesmesi aktif/pasif.
3	ET1	ET1 = 1/0 zamanlayıcı/sayıcı-1 kesmesi aktif/pasif.
2	EX1	EX1 = 1/0 harici kesme1 aktif/pasif.
1	ET0	ET0 = 1/0 zamanlayıcı/sayıcı-1 kesmesi aktif/pasif.
0	EX0	EX = 1/0 harici kesme 0 aktif/pasif.

IP: - PADC PT2 PS PT1 PX1 PT0 PX0

Bit	İsim	Açıklama
7	-	Rezerve
6	PADC	PADC = 1/0 ADC kesmesi yüksek/düşük öncelik seviyeli.
5	PT2	PT2 = 1/0 zamanlayıcı/sayıcı-2 yüksek/düşük öncelik seviyeli.
4	PS	PS = 1/0 seri veri alma/gönderme yüksek/düşük öncelik seviyeli.
3	PT1	PT1 = 1/0 zamanlayıcı/sayıcı-1 yüksek/düşük öncelik seviyeli.
2	PX1	PX1 = 1/0 harici kesme1 yüksek/düşük öncelik seviyeli.
1	PT0	PT0 = 1/0 zamanlayıcı/sayıcı-1 kesmesi yüksek/düşük öncelik seviyeli.
0	PX0	PX = 1/0 harici kesme 0 yüksek/düşük öncelik seviyeli.

IEIP2 Saklayıcısı

Aduc841'in ilave kesme kaynaklarının yetkilendirme ve öncelik ayarlarının yapıldığı IEIP2 SFR'si **bit adreslenemez**.

IEIP2: - PTI PPSM PSI - ETI EPSMI ESI

Bit	İsim	Açıklama
7	-	Rezerve
6	PTI	PTI = 1/0 zaman aralığı kesmesi yüksek/düşük öncelik seviyeli.
5	PPSM	PPSM = 1/0 Besleme kaynağı izleme kesmesi yüksek/düşük öncelik seviyeli.
4	PSI	PSI = 1/0 SPI/I2C kesmesi yüksek/düşük öncelik seviyeli.
3	-	Bu bit daima sıfır olarak bırakılmalıdır.
2	ETI	ETI = 1/0 zaman aralığı kesmesi aktif/pasif.
1	EPSMI	EPSMI = 1/0 Besleme kaynağı izleme kesmesi aktif/pasif.
0	ESI	ESI = 1/0 SPI/I2C kesmesi 0 aktif/pasif.